

Programma del corso di **Laboratorio di Elettronica**
Corso di Laurea Magistrale in Fisica;

Sistemi elettronici digitali

Segnali analogici e Segnali digitali. Numeri binari. Conversione di base numerica. Variabili Binarie e logica vero o falso. Rappresentazione variabili binarie. Funzioni logiche. Diagrammi temporali. Circuiti elettrici per realizzare funzioni logiche: Transistor MOS e BJT come interruttori. Struttura CMOS per porte NOT e NAND .Famiglie logiche CMOS e TTL. Definizione livelli logici. Simboli funzioni logiche, tabelle della verità e diagrammi temporali: porte AND, OR, NOT, OR esclusivo, NAND e NOR. Caratteristiche delle porte logiche : fan_out, tempo di propagazione , tempi di salita e discesa . Esempi di datasheet per integrati SSI : 74LS00, 74HCT00, 74LS04,74HCT04.

Algebra booleana e Funzioni Logiche

Definizione assiomatica algebra booleana. Teoremi fondamentali e dimostrazioni . Funzioni booleane. Analisi di Funzioni booleane e loro rappresentazione mediante circuiti logici. Complemento di funzioni booleane. Funzioni in logica NAND e NOR. Forme canoniche di funzioni booleane. Trasformazione di una funzione booleana in forma canonica. Esempi di realizzazione di funzioni booleane mediante porte logiche. Processo di sintesi di funzioni booleane. Minimizzazione di funzioni booleane : cenni sul metodo tabulare di Quine ; Metodo delle mappe di Karnaugh ; Mappe a due e tre variabili. Mappe a quattro e cinque variabili. Minimizzazione in prodotti di somme e somme di prodotti . Condizione “don't care”.

Porte Logiche

Introduzione ai circuiti logici combinatori. Variabili esterne e controllo di porte logiche. Porte Open Collector e logica cablata. Porte tri-state e trasmissione dati su bus, esempi di datasheet per integrati 74LS125 e 74LS240 . Livelli di reti logiche e ritardo di propagazione : alea statica e dinamica.

Reti Combinatorie

Procedimento per il progetto di circuiti logici: Multiplexer , Demultiplexer / Data Selector , Decoder e reti programmabili , Decoder BCD-sette segmenti , Encoder e rivelatore di priorità , Comparatore . Codici. Espandibilità di circuiti integrati mediante impiego di segnali di abilitazione in parallelo e in cascata (esempi con 74LS138 e 74LS148). Funzioni aritmetiche : somma e sottrazione binaria , cenni su moltiplicazione e divisione. Circuiti half adder e full Adder ,carry look ahead . Reti programmabili : ROM , PROM, PLA, PAL

Reti Sequenziali

Definizione di rete sequenziale. Analisi di reti sequenziali asincrone. Il Flip-Flop SR . Reti sequenziali asincrone e sincrone. Il Flip_Flop SR sincronizzato. Il Flip Flop JK. Il Flip-Flop JK Master-Slave. Flip-Flop di tipo D e T . Flip-Flop Edge-triggered. Registri (esempi :datasheet per 74LS373 e 74LS374) . Shift-register (esempio : datasheet 74S299). Memorie FIFO , LIFO e RAM. Contatori asincroni e sincroni (esempio: datasheet 74LS169).

Equazioni caratteristiche dei flip-flop . Analisi di reti sequenziali sincrone . Tavola degli stati e Diagramma degli stati . Sintesi di reti sequenziali sincrone.

Esperienze di Laboratorio

Sintesi e realizzazione di reti combinatorie e sequenziali ;
Realizzazione e simulazione mediante CAD PSpice di circuiti digitali ;
Misura del tempo di propagazione del segnale attraverso porte logiche ;
Comparatore a 2 Bit ;
Decoder BCD-sette segmenti;
Circuito per la trasmissione dati su bus da diverse sorgenti e display ;
Contatore asincrono decimale ;
Timer con precaricamento dati ;

Testi ed articoli consigliati :

Dispense del Docente;
Millman-Grabel Ed. Mc Graw Hill “ Microelettronica”;
Data Sheets per componenti elettronici <http://www.alldatasheet.com/>;